

31 grudzień 2015

dr hab. inż. Konrad HEJN
Profesor Politechniki Warszawskiej, Emeryt
Wydział Elektroniki i Technik Informacyjnych
Instytut Systemów Elektronicznych

RECENZJA
ROZPRAWY DOKTORSKIEJ
dla
RADY WYDZIAŁU ELEKTROTECHNIKI, ELEKTRONIKI,
INFORMATYKI I AUTOMATYKI
POLITECHNIKI ŁÓDZKIEJ

Podstawą prawną wykonania recenzji jest skierowane do mnie pismo Prodziekana prof. dr hab. inż. Andrzeja Bartoszewicza z dnia 23 listopada 2015 r. w sprawie objęcia funkcji recenzenta rozprawy doktorskiej:

MGR INŻ. PAWŁA PRĘDKIEGO
pod tytułem

“PROTOTYPING METHODOLOGY FOR DIGITAL CONTROLLER DESIGN
BASED ON THE MTCA INFRASTRUCTURE FOR OPTICAL
SYNCHRONIZATION SYSTEMS IN FREE ELECTRON LASERS”

Przedmiotem recenzji jest dostarczony — wraz z pismem wiodącym i wytycznymi dla recenzenta — manuskrypt rozprawy napisanej w języku angielskim. Na 129-cio stronicowy tekst, oprócz strony tytułowej, składają się: spis treści, wykaz 69 akronimów, sześć rozdziałów, 30-to stronicowy dodatek, wykaz 102 rysunków, wykaz 13 tabel oraz bibliografia zawierająca 61 pozycji.

Promotorem rozprawy jest prof. dr hab. Andrzej Napieralski.

Recenzję starałem się wykonać zgodnie z dostarczonymi wytycznymi. Składa się ona z ośmiu punktów, w których zawarłem moje — bez wątplenia subiektywne, ale mam nadzieję pomocne dla Wysokiej Rady — odpowiedzi na wymienione w wytycznych pytania.

1. JAKIE ZAGADNIENIE NAUKOWE JEST ROZPATRZONE W PRACY (TEZA ROZPRAWY) I CZY ZOSTAŁO ONO DOSTATECZNIE JASNO SFORMUŁOWANE PRZEZ AUTORA? JAKI CHARAKTER MA ROZPRAWA (TEORETYCZNY, DOŚWIADCZALNY, INNY)?

Istotą rozprawy jest nowe narzędzie programowe rozszerzające możliwości **automatycznej** generacji **syntezowalnego** kodu HDL (ang. *Hardware Description Language*). Dane wejściowe do syntezy mają postać schematu blokowego, który powstaje w intuicyjnym (graficznym) środowisku MathWork Simulink. Wspomniane narzędzie ma postać biblioteki o nazwie RapidX składającej się ze specjalizowanych bloków (ang. *custom design blocks*), których konstrukcja uwzględnia zasoby i ograniczenia architektury sprzętowej standardu MTCA (ang. *Micro Telecommunications Computing Architecture*). Łącznie z zaprojektowaną przez firmę Xilinx dla środowiska Simulink programowym narzędziem o nazwie Xilinx System Generator, wspomniana biblioteka RapidX istotnie usprawnia metodologię implementacji algorytmów CPS (Cyfrowe Przetwarzanie Sygnałów) w programowalne matryce cyfrowe FPGA (ang. *Field Programmable Gate Array*). W sposób zwięzły zostało to przedstawione na trzech rysunkach, które znajdują się kolejno na stronach: 19-tej, 26-tej i 52-ej.

Dwie tezy rozprawy zostały sformułowane na stronie 24. Teza pierwsza nie budzi we mnie żadnych zastrzeżeń i dlatego byłbym nawet skłonny ją wzmocnić zastępując słowo "comparable" przez słowo "similar". Dla systemów liniowych niewielkie różnice w rezultatach symulacji wynikają zazwyczaj z niezbyt starannego zaimplementowania w artymetyce stałopozycyjnej (dla wybranej architektury): po pierwsze, procesów zaokrąglania (inaczej kwantowania) i po drugie, procesów przepełnienia będących zwykle źródłem błędów grubych. Teza druga, uwzględniająca obecność standardu MTCA.4 w środowisku programowym MathWork Simulink i Xilinx System Generator, jest zasadniczo konsekwencją tezy pierwszej. Odzwierciedla ona precyzyjnie istotę aktywności naukowej autora rozprawy a jej uzasadnienie przedstawione w rozdziale czwartym jest przekonujące.

Rozprawa ma charakter projektowo-doświadczalny z zakresu nowoczesnej inżynierii komputerowej. Korzysta z bogatych rezultatów symulacji. Skuteczność zaproponowanej metodologii została sprawdzona na rzeczywistym sprzęcie. Mianowicie: (a) w projekcie automatycznego

systemu do testowania banku przetworników AC oraz (b) w projekcie podwójnego regulatora proporcjonalno-całkującego, stosowanego w pętli systemu optycznej synchronizacji lasera. Ten ostatni projekt uważam za szczególnie wartościowe osiągnięcie doktoranta.

2. CZY W ROZPRAWIE PRZEPROWADZONO W SPOSÓB WŁAŚCIWY ANALIZĘ ŹRÓDEŁ (W TYM LITERATURY ŚWIATOWEJ, STANU WIEDZY I ZASTOSOWAŃ W PRZEMYSŁE) ŚWIADCZĄCY O DOSTATECZNEJ WIEDZY AUTORA. CZY WNIOSKI Z PRZEGLĄDU ŹRÓDEŁ SFORMUŁOWANO W SPOSÓB JASNY I PRZEKONYWUJĄCY?

Z przytoczonej bibliografii wynika, że autor przestudiował dostępną mu literaturę i dokonał prawidłowej oceny dotychczasowego stanu wiedzy. Autor odwołuje się w rozprawie do 61 pozycji literaturowych. Bibliografia obejmuje publikacje poczynając od roku 2006, przy czym zdecydowaną większość stanowią prace opublikowane w ostatnich trzech latach. W bibliografii znajduje się kilkanaście publikacji IEEE. Wnioski wynikające z przeanalizowanej literatury świadczą o głębokiej wiedzy autora w zakresie prototypowania cyfrowych sterowników do synchronizacji optycznej laserów na swobodnych elektronach. Wśród cytowanych prac znajduje się 6 pozycji współautorskich doktoranta, przy czym w trzech pracach autor rozprawy występuje na pierwszym miejscu.

3. CZY AUTOR ROZWIĄZAŁ POSTAWIONE ZAGADNIENIA, CZY UŻYŁ WŁAŚCIWEJ DO TEGO METODY I CZY PRZYJĘTE ZAŁOŻENIA SĄ UZASADNIIONE?

Podstawowym zadaniem doktoranta było napisanie i uruchomienie w środowisku graficznego oprogramowania Simulink i Xilinx System Generator kompatybilnej z nim biblioteki o nazwie RapidX, która zawierała by bloki ułatwiające integrację implementacji algorytmów CPS z architekturą sprzętową MTCA stosowaną w DESA. Z tego naukowego zadania autor wywiązał się w sposób przemyślany i rzetelny. W rozdziale czwartym oraz w dodatku opisane są w sposób przejrzysty szczegóły zaprojektowanej biblioteki RapidX. Trzeba wyraźnie podkreślić znaczenie rozdziału piątego rozprawy, gdzie w oparciu o opracowaną metodologię wykonano dwa konkretne projekty. Stanowią one przesłankę do pozytywnych odpowiedzi na wszystkie postawione w tym punkcie recenzji pytania.

4. NA CZYM POLEGA ORYGINALNOŚĆ ROZPRAWY, CO STANOWI SAMODZIELNY I ORYGINALNY DOROBEK AUTORA, JAKA JEST POZYCJA ROZPRAWY W STOSUNKU DO STANU WIEDZY CZY POZIOMU TECHNIKI REPREZENTOWANYCH PRZEZ LITERATURĘ ŚWIATOWĄ?

Specjaliści od metod numerycznych (systemowcy) a specjaliści od technologii mikroelektronicznych (układowcy) rozmawiają na ogół różnymi językami. Stąd potrzebny jest pomost ponad luką narzędziową, która istnieje między algorytmem CPS a jego układową implementacją. Zapis projektu (udokumentowanie sprzętu) w kodzie HDL istotnie ułatwia komunikację pomiędzy proceduralnym (behawioralnym) stylem myślenia systemowców a strukturalnym (współbieżnym) stylem myślenia układowców. Więcej, dysponując biblioteką opisującą zaakceptowaną przez nas sprzętową architekturę (np. MTCA) możemy **automatycznie** otrzymać **syntezowalny** kod HDL (VHDL, Verilog, SystemC) i to bezpośrednio z przyjaznego projektantowi środowiska graficznego (Simulink). Jest to ważne, bo języki opisu sprzętu są zwykle dość "rozgadane", przez co trudne do czynnego opanowania. Muszą być przecież przyjazne zarówno systemowcom (styl proceduralny) jak i układowcom (styl strukturalny) a także powinny dysponować przynajmniej następującymi dwoma narzędziami: (a) symulatorem umożliwiającym weryfikację projektu oraz (b) synteizatorem umożliwiającym automatyczną generację kodu dokumentującego projektowany sprzęt. Przekazanie generacji kodu HDL komputerowi czyni zawodowe życie projektanta znacznie przyjemniejszym. Warunkiem takiego stanu rzeczy jest nie tylko dostęp do biblioteki bloków zaakceptowanej przez projektanta architektury sprzętu ale także jej kompatybilność ze środowiskiem zstępującego (ang. *top-down design*) projektowania. W przypadku systemów liniowych taka metodologia została zaadoptowana przez Xilinx System Generator. Sprawdza się również bardzo dobrze w środowisku SPW/HDS firmy Alta Group of Cadence.

Synteza algorytmu CPS rozpoczyna proces zstępującego projektowania układu scalonego. Jej wejściem jest koncepcja systemu/algorytmu powstała w głowie projektanta, a wyjściem kod HDL zapisany w postaci behawioralnej (najczęściej) lub strukturalnej (rzadziej). Początkowa koncepcja sprzętu (np. sterownika) podlega wielu transformacjom, zanim osiągnie postać prawidłowo zaprogramowanego układu FPGA. Na każdym etapie transformacji, projektant sprawdza (weryfikuje) za

pomocą właściwego symulatora rezultaty bieżącego etapu, aby jak najszybciej usunąć ewentualne błędy. Następnie uzupełnia projekt o nowe szczegóły i przenosi go do następnego etapu. Na ogół są to działania rutynowe i powtarzalne, zatem dobrze przystające do komputera. Ich automatyzacja wymaga nie tylko wyjątkowej dyscypliny od projektanta, ale także odpowiedniego języka opisu sprzętu (HDL). Ogólnie, im więcej dany język opisu sprzętu jest w stanie wchłonać etapów transformacji, tym mniej ręcznych ingerencji często nie dość uważnego projektanta. Stąd wynikają różne style (poziomy abstrakcji) opisu tego samego sprzętu, np. behawioralny, przepływu danych, strukturalny.

Pierwszy z wymienionych stylów jest preferowany przez systemowców, bo opisuje zachowanie sprzętu na behawioralnym (najwyższym) poziomie abstrakcji. Otrzymany kod jest czytelny, bo jest bliski sposobowi, w jaki systemowiec myśli o działaniu sprzętu. Format kodu jest podobny do formatu procedur języków programowania. Stąd też w literaturze nazywany jest często stylem proceduralnym. Drugi z wymienionych stylów jest preferowany przez układowców, bo opisuje współbieżny przepływ sygnałów i danych między rejestrami a magistralami sprzętu. W literaturze nazywa się on RTL (ang. *Register Transfer Level*). Korzysta z określonej architektury sprzętowej oraz typowych bloków cyfrowych (najczęściej pracujących w arytmetyce stałopozycyjnej). Natomiast styl strukturalny opisuje sprzęt, na najniższym poziomie abstrakcji, za pomocą funktorów (ang. *gate level*). Opis sprzętu zawiera listę współbieżnie działających bramek oraz listę ich połączeń. Często uwzględnia on również szczegółowe dane o występujących opóźnieniach. Jako najłatwiej syntezowalny jest "preferowany" przez komputer. Natomiast dla projektanta jest bardzo trudny do zrozumienia, bo wymaga analizy na poziomie bitów.

Ten długi trochę wywód był mi potrzebny aby pokazać oryginalność rozprawy i samodzielny dorobek jej autora w zakresie usprawnienia metodologii implementacji algorytmów CPS w matryce FPGA instalowane na sprzętowej architekturze MTCA. Otóż twórcy oprogramowania MathWorks Simulink jak i twórcy oprogramowania Xilinx System Generator nie znali sprzętowej architektury MTCA. Stąd powstała naturalna potrzeba opracowania nowej biblioteki syntezowalnych bloków (ang. *custom design blocks*), uwzględniających wymagania i ograniczenia sprzętowej architektury MTCA. Doktorant nazwał tę bibliotekę Ra-

pidX (wykazując się sympatycznym poczuciem humoru) i sprawdził jej efektywność w dwóch konkretnych projektach. Stanowi ona samodzielny i oryginalny dorobek autora. Chcę wyraźnie pokreślić, że w recenzowanej rozprawie doktorant pisze o tym co zrobił, a nie o tym co robi lub co chciał by zrobić. Uważam to za wyjątkowo pozytywny atrybut jego samodzielnego i oryginalnego dorobku naukowego w zakresie szeroko rozumianej inżynierii komputerowej.

5. CZY AUTOR WYKAZAŁ UMIEJĘTNOŚĆ POPRAWNEGO I PRZEKONYWUJĄCEGO PRZEDSTAWIENIA UZYSKANYCH PRZEZ SIEBIE WYNIKÓW (ZWIĘZŁOŚĆ, JASNOŚĆ, POPRAWNOŚĆ REDAKCYJNA ROZPRAWY)?

Edycja rozprawy jest bardzo staranna a jej konstrukcja logicznie poprawna. Warunki symulacji zostały w większości przypadków omówione wyczerpująco. Dobrze, że wiele szczegółów natury technicznej zostało przeniesionych do dodatku.

Jeśli chodzi o umiejętność poprawnego przedstawienia uzyskanych przez autora wyników, to wydaje mi się, że trochę można było by jeszcze w tekście rozprawy poprawić. Na ogół domyślałem się o co autorowi chodzi, ale nie czułem się przy lekturze rozprawy zbyt komfortowo. Miejscami tekst bardziej przypomina instrukcję obsługi napisaną dla użytkownika oprogramowania aniżeli precyzyjny tekst dysertacji doktorskiej. Trudno mieć jednak o to poważne pretensje, bo biblioteka RapidX stanowi właśnie jądro naukowych zainteresowań doktoranta.

Podziwiam sprawność językową autora, chociaż wiele poprawnych gramatycznie zdań sprawia na mnie wrażenie zbyt skomplikowanych. Wydaje mi się, że te same myśli można wyrazić bardziej prostymi słowami. Prawdopodobnie autor rozprawy nie miał dostatecznie dużo czasu aby rozprawę dokładnie przeczytać. Szkoda, bo większość zauważonych przeze mnie uchybień jest łatwa do skorygowania.

6. JAKIE SĄ SŁABE STRONY ROZPRAWY I JEJ GŁÓWNE WADY?

Uważam, że rozprawa nie ma wad, które mogą być istotne z punktu widzenia obowiązujących przepisów o stopniach naukowych. Ponieważ jednak powinienem także wyartykułować słowa krytyki, to pozwolę sobie na kilka subiektywnych uwag. Mam nadzieję, że przydadzą się one autorowi w jego przyszłej karierze naukowej.

Pierwszym i podstawowym mankamentem rozprawy jest nadużywanie występujących licznie akronimów, co nieraz utrudniało mi przyswajanie tekstu. Na ogół, ale nie zawsze, ich wyjaśnienie znajdowałem w załączonym na początku rozprawy wykazie. Stąd zrozumienie newralgicznych dla rozprawy akapitów wymagało ode mnie nieraz ich wielokrotnego czytania. Podobny problem miałem z interpretacją rysunków. Jest ich w pracy dużo i są jej ważnym składnikiem. Stąd rozszerzenie opisów (ang. *caption*) towarzyszącym tym rysunkom wydaje się uzasadnioną sugestią.

Po drugie, wzory na stronie 27 są przedstawione bez wyraźnego sformułowania założeń i bez podania źródła ostatecznie przytoczonego wyniku. Bez powodzenia starałem się je wyprowadzić na własną rękę. Z grubsza domyślałem się o co w tym iteracyjnym procesie chodzi, ale intuicja podpowiada mi (pewnie błędnie?), że we wzorze (3.6) powinna występować funkcja $\sin(\bullet)$.

Po trzecie, wydaje mi się, że błędy pokazane na rysunkach 3.4, ..., 3.8 wynikają z różnych metod zaokrąglania wyników (zastosowanych kwantyzatorów). Wymaga to jednak zajrzenia do środka stosowanych w symulacjach bloków i "wzięcie" każdego bitu w palce. Wyjątkiem jest rysunek 3.7-prawy. Pokazany tam błąd gruby może mieć związek ze źle zdefiniowaną gospodarką przepelnieniami.

Po czwarte, widma $|X(f)|$ pokazane na rysunkach 3.14, ..., 3.22 niewiele wnoszą do interpretacji działania filtru. Sygnał $x(n)$ jest losowy (dokładnie pseudolosowy) a jego rekord bardzo krótki, co pozwala na sensowne wyznaczenie tylko kilku punktów widma. Poprawne było by operowanie pojęciem gęstości widmowej $S_{xx}(f)$. Sygnały losowe wymagają intensywnego uśredniania.

Po piąte, brakuje mi w zakończeniu subiektywnej sugestii autora, skierowanej do ewentualnego kontynuatora jego pracy. Zwykle każde rozwiązane zagadnienie naukowe stanowi zaczyn przynajmniej kilku nowych problemów. Ich sformułowanie udaje się najlepiej samemu autorowi pracy, stanowiąc cenny drogowskaz dla jej ewentualnych kontynuatorów. Myślę, że ta rozprawa nie powinna być w tym względzie wyjątkiem. Sugerował bym na przykład rozwiązanie zagadnienia metodologii projektowania układów typu ASIC (ang. *Applications Specific Integrated Circuit*).

7. JAKA JEST PRZYDATNOŚĆ ROZPRAWY DLA NAUK TECHNICZNYCH?

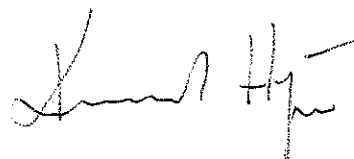
Prowadzenie badań w taki sposób jak to uczynił autor jest zgodne z obserwowaną tendencją rozwoju narzędzi programowych do zstępującego projektowania złożonych układów cyfrowych. Uzyskane wyniki symulacyjne i projektowe potwierdzają potencjalne możliwości wykorzystania proponowanej metodologii do przyśpieszenia prototypowania sterowników potrzebnych w układach synchronizacji laserów na swobodnych elektronach. Możliwe jest wykorzystanie prezentowanych wyników w praktyce bez konieczności wykonywania dodatkowych eksperymentów. Wykazano to na przykładzie dwóch konkretnych projektów.

Podjęcie prezentowanej w rozprawie tematyki pozwala na uczestnictwo naszego kraju w międzynarodowych badaniach związanych z prestiżowym europejskim projektem FLASH (ang. *Free electron LASer in Hamburg*).

8. KATEGORIA ROZPRAWY WEDŁUG OPINII RECENZENTA.

Rozprawa ma charakter projektowo-doświadczalny z zakresu inżynierii komputerowej o wysokim poziomie. Autor wykonał bardzo dużo symulacji, które z jednej strony potwierdziły wyniki teoretyczne a z drugiej strony znacznie rozszerzyły wiedzę autora o narzędziach do zstępującej implementacji algorytmów CPS w matryce FPGA.

Rozprawę zaliczam do kategorii (c) to znaczy **spełniającą wymagania**. Poszczególne fragmenty rozprawy były w ostatnich latach opublikowane w 6-ciu pracach naukowych. W zamieszczonej bibliografii są one wyróżnione tłustą czcionką. W tym miejscu podkreślę jedynie, że 3 z tych prac zostały opublikowane w czasopiśmie z listy filadelfijskiej. Wnioskuje zatem o dopuszczenie rozprawy doktorskiej Pana mgr inż. Pawła Prędkiego do publicznej obrony.



/Prof. Konrad HEJN/