

dr hab. Zbigniew Szadkowski, prof. nadzw. UŁ
Wydział Fizyki i Informatyki Stosowanej
Uniwersytetu Łódzkiego

**Recenzja rozprawy doktorskiej
mgr Aleksandra Mielczarka
„Application of FPGA Devices to Image Acquisition
and Processing in Large Scale Physics Experiments”**

Praca doktorska przedstawiona przez mgra Aleksandra Mielczarka została wykonana na Wydziale Mikroelektroniki i Informatyki Politechniki Łódzkiej pod kierunkiem prof. dr hab. Andrzeja Napieralskiego i dotyczy zastosowanie układów FPGA do akwizycji i przetwarzania obrazów na potrzeby wielkich eksperymentów fizycznych. Tematyka pracy jest aktualna i mieści się w jednym z głównych kierunków rozwoju metod eksperymentalnych stosowanych w ośrodkach badawczych takich jak DESY, czy ITER. Praca zawiera pięć rozdziałów, podsumowanie oraz spis literatury.

Rozdział 1. we wstępie (Preface) precyzuje, że dysertacja prezentuje oryginalne badania przeprowadzona przez autora podczas studiów doktoranckich. Zaproponowane metody i rozwiązania zostały zaimplementowane i testowane w dwóch Współpracach międzynarodowych w ośrodkach DESY i ITER. Wszystkie rysunki i zdjęcia są dziełem autora. Kolejno autor przedstawia skrótowo zagadnienie wysoko wydajnych systemów przetwarzania obrazów, projekty FLASH i XFEL w DESY, projekt reaktora termojądrowego ITER.

Autor stawia tezy (Thesis)

- a) High-speed Optical Line Detector (HOLD) umożliwi pomiar podłużnego profile ładunku w wiązce elektronowej dla każdego pakietu generowanego przez laser rentgenowski.
- b) System HOLD umożliwi uzyskanie w czasie rzeczywistym w/w profilu dla systemu sprzężenia zwrotnego,
- c) Możliwa jest implementacja skalowalnego systemu akwizycji danych w architekturze MicroTCA.4 spełniającego wymagania diagnostyki tokamaka ITER.

i uzasadnienie ich realizacji (Rationale)

- a) Jednak pojęcie szybkiego liniowego detektora optycznego (HOLD) pojawia się w tezach bez wcześniejszego omówienia tego terminu. Dopiero w uzasadnieniu przedstawiona jest idea jego działania. Autor argumentuje, że komercyjne układy umożliwiają osiągnięcie częstości próbkowania pełnej ramki obrazu – 200 kHz, podczas gdy repetycja pakietów w XFEL wynosi 4.5 MHz i każdy impuls musi być rejestrowany. Autor twierdzi, że układ HOLD rozwiązuje problemy, dzięki systemowi akwizycji danych opartym na FPGA rozwiniętym przez autora. Jest to sformułowanie dosyć enigmatyczne.
- b) Dotychczasowe systemy umożliwią analizę profili ładunkowych off-line, głównie w oparciu o pakiet MATLAB. Nie jest możliwe sterowanie zwrotne w czasie rzeczywistym w oparciu o uzyskane informacje. Autor twierdzi, że z układem HOLD teraz jest to możliwe. Kolejne enigmatyczne sformułowanie, nie jest jasne, czy problem został rozwiązany przez autora.
- c) Diagnostyka ITER wymaga obsługi setek urządzeń generujących strumień rzędu 8 Gb/s. Dotychczas system o takich wymaganiach jeszcze nie powstał. Autor pisze, że chociaż układy MTCA.0 mogą być zarządzane przez platformę MTCA.4, to jednak nie mogą wykorzystać dedykowanej synchronizacji i timingu krytycznego dla wymagań ITER. Nie jest jasne, czy teza postawiona przez autora, że implementacja jednak jest możliwa, została rozwiązana przez autora.

W tym rozdziale zadania te powinny zostać jasno sformułowane, a następnie rozliczone. Przedstawione tezy i uzasadnienia mają charakter ogólny i w zasadzie nie precyzują na czym ma polegać praca doktorska autora. Czy autor rozwiązał problemy postawione w tezach?

Rozdział 2. przedstawia standardy w systemach przetwarzania video. Zawiera odpowiednie odnośniki do literatury oraz fotografie omawianych modułów.

W rozdziale 3. autor omawia systemy akwizycji danych i przetwarzania sygnałów w czasie rzeczywistym dla układów FPGA z uwzględnieniem magistral, protokołów, pamięci etc. Rozdziały 2. i 3. stanowią wprowadzenie do właściwego omówienia pracy.

W rozdziale 4. Autor przedstawia sposób pomiaru profilu ładunku w pakietach wiązki. Autor skrótowo przedstawia podstawy fizyczne pomiaru, prototypowe urządzenia komercyjne oraz szczegóły implementacyjne oprogramowania. W podsumowaniu pierwszego prototypu IRS (§4.2.9) nie ma słowa, czy jest to tylko opis, czy doktorant aktywnie pracował z tym prototypem. To samo dotyczy drugiego prototypu z układem odczytu GOTTHARD. Rozdziały, co prawda, zawierają szczegółowe schematy blokowe, opisy przepływu danych oraz grafy z pomiarów, ale nie jest to nigdzie explicite podkreślone, że jest to dziełem autora. Opis ostatecznego rozwiązania HOLD jest również enigmatyczny, pisany jakby autor był obserwatorem, a nie wykonawcą.

W rozdziale 5. pojawia się sformułowanie „*This chapter presents the author's work on a video acquisition architecture for the MTCA.4 system*”. Następuje później opis bloków elektronicznych, sposobu połączeń oraz szczegóły implementacyjne oprogramowania. Opis dotyczy zaawansowanych rozwiązań Frame Grabbera jak: AXIS Video Bus, Virtual FIFO, Deserialiser, Link Synchronizer, AXI Stream Formatter z uwzględnieniem zależności czasowych (timing) oraz triggerów.

Podsumowanie opisuje status poszczególnych rozwiązań. Użyta strona bierna nie precyzuje, jaki jest udział autora w rozwiązywaniu problemów.

- 1. Jakie zagadnienie naukowe jest rozpatrzone w pracy (teza rozprawy) i czy zostało ono dostatecznie jasno sformułowane przez autora? Jaki charakter ma rozprawa (teoretyczny, doświadczalny, inny)?**

Tezy rozprawy:

1. With the High-speed Optical Line Detector (HOLD) it is possible to measure the longitudinal charge profile of an electron beam for every bunch of the X-Ray Free-Electron Laser.
2. The HOLD system is able to provide the longitudinal beam charge profile data for the Beam Based Feedback system in the real-time.
3. It is possible to implement a scalable image acquisition system in the MicroTCA.4 architecture that fulfils the requirements of the ITER tokamak diagnostics.

określają potencjalne możliwości systemu HOLD oraz potencjalną możliwość implementacji systemu o architekturze MTCA.4 do diagnostyki reaktora ITER, ale nie precyzują, jaki ma być udział doktoranta w udowodnieniu tych tez. Pomimo, że wymienione cele nie zostały sformułowane explicite w postaci tezy pracy, to jednak przedstawienie etapów do nich prowadzących potwierdzonych uzyskanymi rezultatami jest klarowne i wystarczające dla śledzenia logiki wyводу oraz poprawności i zasadności kolejnych kroków podjętych w celu realizacji projektu.

Praca ma charakter teoretyczno-doświadczalny, ponieważ implementacja rozwiązań w budowie układu HOLD wymagała optymalizacji krytycznych czasowo bloków w strukturze FPGA

2. Czy w rozprawie przeprowadzono w sposób właściwy analizę źródeł (w tym literatury światowej, stanu wiedzy i zastosowań w przemyśle) świadczącej o dostatecznej wiedzy autora? Czy wnioski z przeglądu źródeł sformułowano w sposób jasny i przekonujący?

Tak. Praca zawiera precyzyjne wyjaśnienia i odnośniki do literatury.

Autor we właściwy sposób wykorzystuje informacje zawarte w literaturze wyłącznie anglojęzycznej. W rozprawie można znaleźć odnośniki do 83 pozycji literaturowych, z czego ponad połowa dotyczy współczesnych badań i rozwiązań technologicznych, co dowodzi biegłości i rozeznania autora w opisywanej tematyce. Doktorant jest współautorem w 18 pozycjach literaturowych: 5 pozycji w pracach recenzowanych (4 z listy filadelfijskiej w IEEE Trans. on Nucl. Science), 12 pozycji konferencyjnych i jedna pozycja jako raport techniczny.

3. Czy autor rozwiązał postawione zagadnienie i czy użył właściwej do tego metody i czy przyjęte założenia są uzasadnione?

Zakładając, że postawionym zagadnieniem było opracowanie szybkich systemów akwizycji danych z wykorzystaniem układów FPGA, to należy stwierdzić, że zadanie to zostało wykonane poprawnie. Autor wprowadził innowacyjne rozwiązania w postaci:

- a) bloku arytmetyczno-statystyczny, na potrzeby kamer liniowych.
- b) własnego modułu IP-core prowadzący deserializację danych z interfejsu Camera Link, i umożliwiającego synchronizację danych pomiędzy jego kanałami oraz identyfikujący parametry ramki.
- c) modułu wyzwalania kamery oraz oznaczania czasu nadejścia ramek,
- d) detektora zawieszonyj transakcji na magistrali AXI,
- e) multiplexera strumieni AXI, pozwalającego na przełączanie między kilkoma źródłami danych,
- f) modułu dodającego nagłówki do danych przesyłanych strumieniami AXI,
- g) monitora zajętości Wirtualnego FIFO,
- h) kontrolera układów ADC AD9249 i AD9252 poprzez magistralę SPI,
- i) bloku pamięci z interfejsem AXI MM, zwracający słowa danych w sposób identyczny z układami GOTTHARD (dostarczający np. sygnał tła, na potrzeby obliczeń),
- j) kontrolera układów odczytowych GOTTHARD, sterującego procesem zbierania sygnału,
- k) modułu monitorowania i generacji lokalnych sygnałów wyzwalania dla systemu HOLD.

Zastosowanie innowacyjnych modułów i bloków IP umożliwiło osiągnięcie szybkości kamery znacznie przekraczającą szybkość dostępnych kamer komercyjnych.

4. Na czym polega oryginalność rozprawy, co stanowi samodzielny i oryginalny dorobek autora, jaka jest pozycja rozprawy w stosunku do stanu wiedzy, czy poziomu techniki reprezentowanych przez literaturę światową?

Zakładając, że opisane rozwiązania są rzeczywistym wkładem autora, to można wyszczególnić następujące pozycje będące rozwiązaniami oryginalnymi:

- a) w bloku Virtual FIFO, główną niedogodnością jest brak informacji o jego zajętości. Doktorant wprowadza blok zliczający transakcje na obu interfejsach FIFO.
- b) występuje niekompatybilność strumieniowego interfejsu pomiędzy blokiem nadajnika /odbiornika protokołu Aurora, a blokiem tłumaczącym zapytania interfejsu AXI mapowanego na pamięć (AXI MM) na interfejs strumieniowy (AXI Stream). Doktorant wprowadza własne bloki IP-core dołączających stan linii kontrolnych interfejsu AXI jako dodatkowe słowa danych w przesyłanych pakietach. Mechanizm ten, w późniejszym czasie, umożliwił także multipleksowanie transakcji dostępu do rejestrów z wysokowydajną transmisją danych z kamery.

- c) Blok odbierający dane z kamery komunikuje się z innymi komponentami poprzez strumieniowe interfejsy AXI. Względem spotykanego w praktyce podejścia autor wprowadził dwa istotne usprawnienia. Po pierwsze, rozbudował stosowany tradycyjnie zestaw sygnałów synchronizacji obrazu (start ramki, koniec linii) o sygnał końca ramki. Pozwala to uniknąć sytuacji, w której kilka ostatnich bajtów rozważanej ramki pozostaje w układzie dopasowującym szerokość magistral i dociera do odbiornika dopiero, kiedy zostanie dopełnionych początkowymi bajtami kolejnej ramki. Drugim usprawnieniem jest zapewnienie dodatkowego strumienia danych, zawierającego informacje o odebranych ramkach. Przed wszystkim przekazuje on informację o wysokości i szerokości odebranego obrazu. Ten zabieg umożliwia odtworzenie sygnałów synchronizacji podczas odzyskiwania danych obrazu z bufora, które zostały utracone podczas jego zapisu do pamięci. Podejście takie umożliwia także poprzedzenie ramki poprawnym nagłówkiem opisującym rozmiar obrazu oraz dostarcza informacji o rozmiarze obrazu dla potencjalnych algorytmów przetwarzania danych. Dzięki temu strumień danych z projektu jest serią gotowych do wyświetlenia obrazów TIFF.
- d) unikalnym aspektem opracowanego rozwiązania jest to, że zwraca ono jedynie pełne i poprawne ramki obrazu – niezależnie od tego jak szybko są one odczytywane przez hosta. Dzięki opracowanemu monitorowi zajętości wirtualnej kolejki FIFO ramki są zawsze w całości zapisywane do bufora lub w całości ignorowane.
- e) oprogramowanie modułu akwizycji obrazu z użyciem interfejsu Camera Link opartego o komercyjne elementy: moduł TAMC-631 (Spartan-6) i płytkę FMC-200.
- f) system akwizycji obrazu oparty o płytkę TAMC-641 (Virtex-5) oraz własny sprzętowy odbiornik sygnału Camera Link (DMCS-200).
- g) system demonstrujący możliwość poprawnego odbioru danych z interfejsu Camera Link z układem Kintex-7 z wykorzystaniem płytki TCK-7, z zastosowaniem jedynie deserializatorów obecnych w układzie FPGA.
- h) system akwizycji obrazu MFG4 oparty o płytę MFMC z układami Artix-7 oraz nakładkami FMC łączącymi kamerę bezpośrednio w układzie FPGA.
- i) system akwizycji obrazów liniowych dla urządzenia „Integrated Radiation Spectrometer”, wykorzystujący moduł TAMC-900 (Virtex-5).
- j) prototypowy system akwizycji obrazów liniowych oparty o zestaw ewaluacyjny AC701 oraz moduł MFMC, oba z układami Artix-7.
- k) HOLD – Finalny system akwizycji obrazów liniowych, oparty o płytę GO-CARR, detektor KALYPSO i moduł MFMC (w sumie 2 układy FPGA Artix-7).

5. Czy autor wykazał się umiejętnością poprawnego i przekonującego przedstawienia uzyskanych przez siebie wyników (zwięzłość, jasność, poprawność redakcyjna rozprawy) ?

Praca napisana jest w języku angielskim. Słownictwo, gramatyka i całość pracy ocenić należy na poziomie dobrym. Jednakże, „passive voice” jest w pracy nadużywany i powoduje, że umyka uwagę rzeczywisty wkład Doktoranta. Przedstawienie procesów fizycznych jest klarowne, zagadnienia implementacyjne w strukturach FPGA ograniczają się jedynie do bloków funkcjonalnych, brakuje danych symulacyjnych np. z pakietu ModelSim.

6. Jakie są słabe strony rozprawy i jej główne wady?

Podstawowym mankamentem pracy jest nie przedstawienie swoich osiągnięć w sposób wyraźny i jednoznaczny. Stosowana konsekwentnie przez autora strona bierna narracji może sprawiać wrażenie, że opisy dotyczą pewnych urządzeń, które nie koniecznie były przedmiotem analizy autora. Z drugiej strony precyzja opisów bloków elektronicznych i szczegółów implementacyjnych zarówno

dla hardware'u, jak i software'u pozwalają ocenić wysoko znajomość tematyki przez Doktoranta. Nie mniej jednak, tylko na podstawie wydrukowanej pracy, należy domniemywać, jaki jest rzeczywisty wkład autora w rozwiązanie postawionych tez.

7. Jaka jest przydatność rozprawy dla nauk technicznych?

Praca szczegółowo opisuje szereg problemów implementacyjnych dla algorytmów w strukturach FPGA, może być zatem cennym źródłem informacji przy rozwoju i implementacji podobnych rozwiązań. Szczegóły tego typu toną najczęściej w morzu dokumentacji, więc przedstawienie ich explicite stanowi niewątpliwie dużą wartość pracy. Biorąc po uwagę zarówno bezpośrednią użyteczność zaproponowanego rozwiązania, jak i jego potencjał poza dziedziną, należy ocenić przydatność proponowanych rozwiązań jako zdecydowanie perspektywiczną.

Podsumowanie

Podsumowując przedstawianą opinię stwierdzam, że praca mgra Aleksandra Mielczarka „Application of FPGA Devices to Image Acquisition and Processing in Large Scale Physics Experiments” spełnia wymagania formalne przepisów o rozprawach doktorskich zgodnie z Ustawą o stopniach naukowych i tytule naukowym oraz o stopniach i tytule w zakresie sztuki z dnia 14 marca 2003 – Dz. U. 2003, Nr 65, poz. 595 – z późniejszymi zmianami oraz wymagania zwyczajowe stawiane rozprawom doktorskim i **wniosuję o dopuszczenie doktoranta do publicznej obrony rozprawy.**

dr hab. Zbigniew Szadkowski prof. nadzw. UŁ

